

コースの説明

このコースでは、ザイリックス MicroBlaze 32 ビット ソフト プロセッサ コア、Virtex-II Pro FPGA に含まれるハード エンベデッド IBM PowerPC コア、およびエンベデッド開発キット (EDK) の機能と特徴について説明し、エンベデッド システム開発についての理解を深めます。また、ハードおよびソフト プロセッサ コアとソフト ペリフェラルを使用したエンベデッド システムの開発について学習し、講義だけでなく、エンベデッド システムの開発、デバッグとシミュレーションに関する実践的な演習を行います。

レベル - 中級

トレーニング時間 - 2 日間

価格 - ¥70,000 (国内特別価格)

コース番号 - TC-ICR

参加対象 - ザイリックス エンベデッド システム開発を使用する FPGA 設計者、システム設計者、およびシステム エンジニア

参加条件

- FPGA の設計経験のある方
- FPGA 設計導入コースに参加された方、またはザイリックス ISE インプリメンテーション ツールについて同等の知識のある方
- C プログラミングに関して基礎知識のある方
- 基本的なマイクロプロセッサの経験、PowerPC および MicroBlaze システムに関する基礎知識のある方
- CPU の基礎知識のある方
- VHDL または Verilog 言語の基礎知識のある方

ソフトウェア ツール

- ISE 6
- Mentor ModelSim
- EDK 6

このトレーニングに参加すると次のことができるようになります。

- エンベデッド システムの開発、デバッグ、シミュレーション
- EDK で使用するツールの理解
- EDK におけるハードウェアとソフトウェア フローの理解
- EDK に含まれる IP の理解と追加情報の入手方法
- ハードウェアおよびソフトウェアのシミュレーション環境の理解
- EDK へのカスタム IP の追加

トレーニング概要

1 日目

- エンベデッド プロセッサ デザイン
- **演習 1:** 基本的なハードウェア デザイン
- ハードウェア デザイン
- FPGA デザインへのプロセッサ システムの追加
- **演習 2:** ハードウェア デザインへの IP の追加
- OPB へのカスタム IP の追加
- **演習 3:** カスタム IP の追加

2 日目

- ソフトウェア開発
- アドレス管理
- **演習 4:** 基本的なソフトウェア アプリケーションの記述
- ソフトウェア デバッグ
- **演習 5:** アドバンスド ソフトウェア 記述
- システム シミュレーション
- **演習 6:** システム シミュレーションの実行

演習の解説

- **演習 1:** 基本的なハードウェア デザインの構築
Base System Builder を使用して XPS プロジェクトを作成し、ターゲット ボード用の基本的なハードウェア システムを構築します。
- **演習 2:** ハードウェア デザインへの IP の追加
ブリッジ、OPB ペリフェラル、OPB バスなどの IP を基本的なハードウェア デザインに追加する方法を学習します。
- **演習 3:** カスタム IP の追加
Peripheral Wizard を使用して、カスタム IP をデザインに追加します。
- **演習 4:** 基本的なソフトウェア アプリケーションの記述
UART および GPIO を用いる基本的な C アプリケーションを作成します。
- **演習 5:** アドバンスド ソフトウェア 記述
OPB タイマーおよび割り込みサービス ルーチンを活用します。
- **演習 6:** システム シミュレーションの実行
XPS を使用して、シミュレーション スクリプトを作成し、ビヘイビア シミュレーションを実行します。

登録方法

ザイリックスでは各種トレーニング等を開催しております。詳細、スケジュールおよびオンライン登録に関しては、カスタムトレーニングまでお問い合わせ下さい。

トレーニングのお申し込みはウェブサイトをご利用下さい。

<http://support.xilinx.co.jp/education>

定期トレーニングの他に、オンサイト トレーニングのお申し込みも承っております。詳しくは、education_kk@xilinx.com、または 03-5321-7750 までお問い合わせ下さい。

お申し込みの際に、お支払い方法を指定していただく必要があります。日本円の販売価格と支払い方法については、ザイリックス販売代理店までお問い合わせ下さい。