

# 集積化CMOS-MEMS技術検討用 BiCMOS相乗り試作について

東京工業大学大学院総合理工学研究科  
物理電子システム創造  
NTTアドバンステクノロジー株式会社

## 要旨

- ・2011年度実施について募集は、5月央から受け付けます。
- ・ラン確定7月中旬、8月央設計締め切り予定。

- 特徴と内容
- CMOS-MEMSの構造と例
- 試作フロー
- 試作費用と日程
- 窓口とユーザーサポート

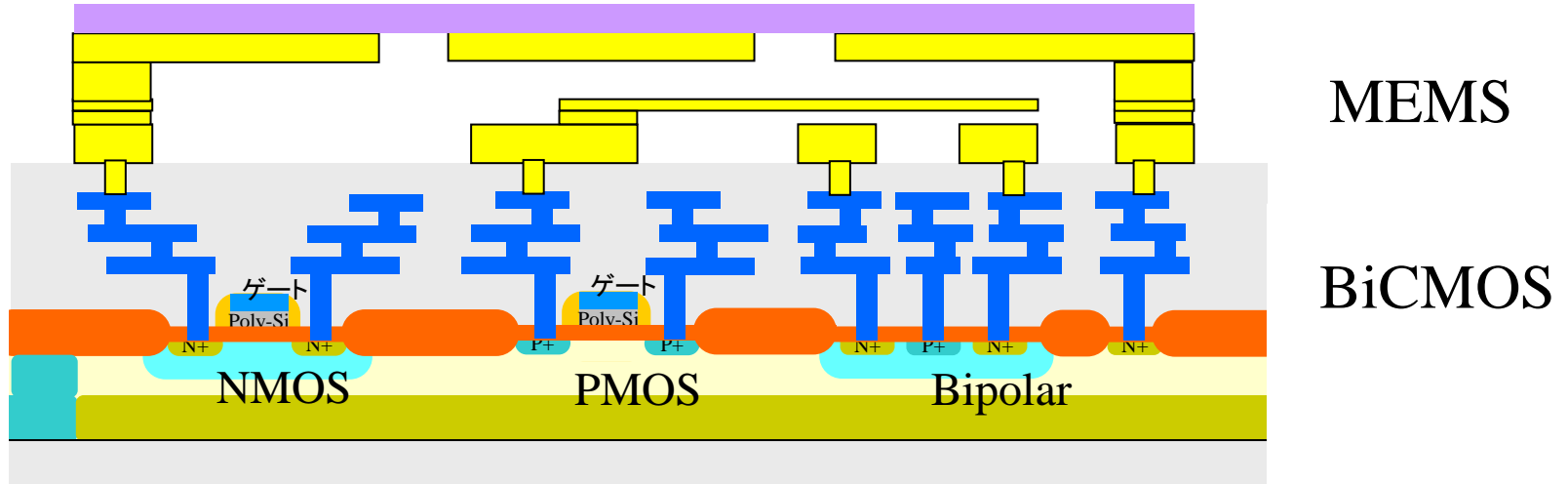
- 6インチウエハで納入
- ブラインド処理によりマスキング
- 0.35 $\mu$ mルール20Vの高耐圧MOS搭載
- 東工大にて申し込み窓口実施。
- PDKについては契約のもとVDECより提供
- VDECを通じてLSI相乗り試作を実施。



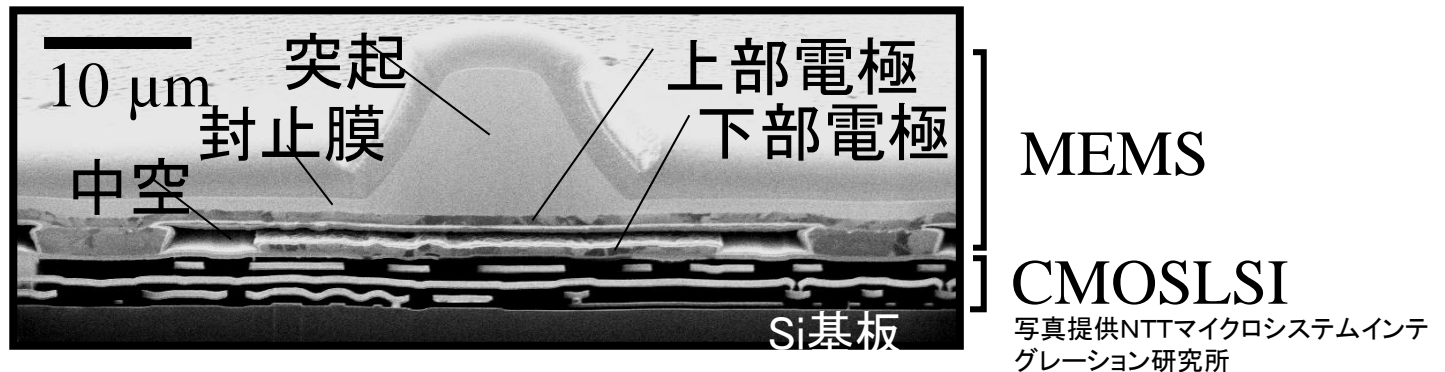
[http://www.vdec.u-tokyo.ac.jp/CHIP/NTTAT\\_explain.html](http://www.vdec.u-tokyo.ac.jp/CHIP/NTTAT_explain.html)

# CMOS-MEMSの構造と例

## ● CMOS-MEMSの構造イメージ図

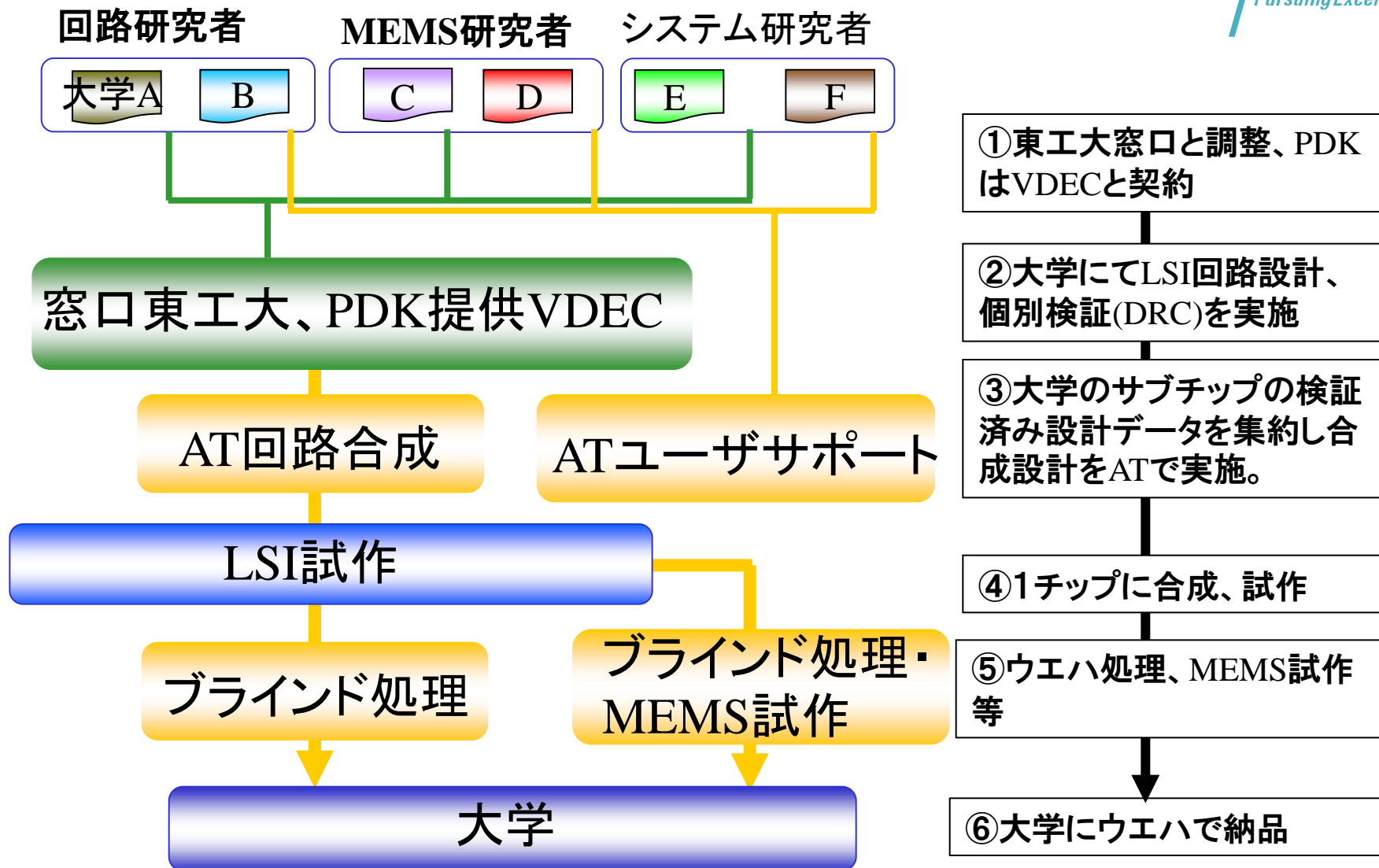


## ● CMOS-MEMSの作製例



写真は集積化CMOS-MEMS指紋センサLSI。本例のようなデバイスを実現するためのサービスを提供する。また、MEMSだけでなくウエハ上に直接作製検討する研究(オンウエハ検討)にも対応可。

# 試作のフロー



# 試作費用及び日程

## ● 費用

チップサイズ	2mm × 2mm (4mm <sup>2</sup> ), 4mm × 4mm (16mm <sup>2</sup> )
価格	約95万円@2mm角、約375万円@4mm角

- \* 納品は6インチウエハ4mm角3枚、2mm角2枚
- \* 他チップはブラインド処理(2mm角は処理なし)によりマスキングを実施して納品
- \* MEMS試作費,設計費は含まず。価格は参加状況で低価格化。  
また、最終価格は、VDECでの調整となります。

## ● 日程

募集開始時期	試作申し込み〆切り
2011年5月以降	2011年7月上旬

- \* 募集開始前よりユーザーサポート開始
- \* 設計締め切り8月央
- \* 試作開始9月初旬、納期は、11月末。

- 東工大での窓口（連絡先、町田克之：machida@lsi.pi.titech.ac.jp  
山根大輔：yamane.d.aa@m.titech.ac.jp）
  - ・設計、試作の進め方についてお問い合わせください。
- NTT-ATでの対応（有償にて実施の場合有）  
NTT-AT社連絡先：[https://www.keytech.ntt-at.co.jp/cgi-bin/contact/form\\_50.html](https://www.keytech.ntt-at.co.jp/cgi-bin/contact/form_50.html)