

第1章回路図入力 1.1 回路図入力 1.1.1 Body 端子とWell 構造 1.1.2 トランジスタパラメータ 1.2 モデルとパラメータ 1.2.1 物理現象とモデルとパラメータ 1.2.2 モデル式 1.2.3 パラメータセット 1.2.4 モデルに関して一言 1.3 回路設計時のテクニック 1.3.1 階層設計 1.3.2 電源とグラウンドの扱い 1.3.3 ラベルによる接続 1.3.4 接続ポイント	第2章SPICE シミュレーション 2.1 シミュレーションの原理 2.1.1 DC 解析 2.1.2 AC 解析 2.1.3 過渡解析 2.1.4 ハーモニックバランス解析 2.1.5 各解析方法の特徴と比較 2.2 高速SPICE 2.2.1 パーティショニングとイベントドリフト 2.2.2 パーティショニングできない回路 2.2.3 タイムステップ制御 2.2.4 モデルの単純化 2.2.5 精度の指定および自動判定 2.3 簡易HSPICE マニュアル 2.3.1 基本的なこと 2.3.2 素子の定義 2.3.3 電圧源と電流源 2.3.4 シミュレーションの種類 2.3.5 ファイルのインクルードとライブラリ 2.3.6 オプションとMEASURE 文	第3章レイアウトとその検証 3.1 LSI 製造の基本プロセス 3.1.1 LSI の3次元構造 3.1.2 フォトリソグラフィ 3.1.3 成膜 3.1.4 不要部分の除去 3.1.5 不純物導入 3.1.6 CMOS 製造プロセス 3.1.7 デュアルダマシニング 3.2 デザインルール 3.2.1 基本ルール 3.2.2 グリッド 3.2.3 密度ルール 3.2.4 ダミートランジスタ 3.2.5 アンテナルール 3.2.6 エレクトロマイグレーション 3.2.7 手書きレイアウトと自動生成レイアウト 3.3 基本的なレイアウト 3.3.1 トランジスタのレイアウト 3.3.2 抵抗のレイアウト 3.3.3 容量のレイアウト 3.3.4 インダクタのレイアウト 3.4 レイアウトエディタ 3.4.1 レイアウト 3.4.2 表示とグリッド 3.4.3 オブジェクト 3.5 レイアウトのノウハウ 3.5.1 レイアウトエディタの設定 3.5.2 階層レイアウト 3.5.3 ダブルバック 3.5.4 電源線 3.5.5 クロック配線 3.5.6 シールド 3.6 レイアウト検証 3.6.1 DRC 3.6.2 LVS 3.6.3 ERC 3.6.4 Antenna Check 3.6.5 Density Check 3.6.6 検証の種類と順番 3.6.7 フラット検証と階層検証	第4章配線RC 抽出 4.1 寄生抵抗と寄生容量 4.2 配線RC 抽出ツールの原理 4.2.1 抵抗の抽出 4.2.2 抵抗測定 4.2.3 容量の抽出 4.3 AD/AS/PD/PS とHDIF 4.4 代表的なオプション 4.4.1 C 抽出とRC 抽出 4.4.2 コンパクション 4.4.3 クロスキャップ容量の扱い 4.4.4 電源線の扱い 4.4.5 ノード指定・セル指定 4.4.6 フローティング、ダミーの扱い 4.4.7 LVS との XREF 4.5 配線RC の低減 4.5.1 プロセス技術 4.5.2 設計技術	第5章IO バッファ 5.1 チップ間の信号経路 5.1.1 バッド 5.1.2 パッケージとボンディングワイヤ 5.1.3 伝送線路 5.1.4 終端方式 5.1.5 電圧レベル 5.2 ESD 5.2.1 ESD モデル 5.2.2 ESD 保護回路 5.2.3 ESD 保護回路に関する諸事情 5.3 IO バッファの種類とレイアウト 5.3.1 各IO バッファの例 5.3.2 電源リング 5.4 ピン配置の決定 5.4.1 アナログ信号ピン 5.4.2 対称性 5.4.3 アセンブリ、測定
第6章ノイズ対策 6.1 誤動作の種類と原因 6.1.1 全く動かない 6.1.2 タイミングエラー 6.1.3 アナログ的エラー 6.2 ノイズの種類と対策 6.2.1 PVT 変動 6.2.2 電源ノイズ 6.2.3 基板ノイズ 6.2.4 クロストークノイズ 6.2.5 EMC	第7章設計時に考慮すべき最近の問題 7.1 ばらつき 7.1.1 ばらつきとは 7.1.2 ばらつきの種類と原因 7.1.3 ばらつきの影響 7.1.4 モンテカルロシミュレーション 7.2 リーク電流 7.2.1 サブスレシヨルドリーク 7.2.2 ゲートリークとHigh-K 7.2.3 接合リーク 7.3 特性劣化 7.3.1 エレクトロマイグレーション 7.3.2 ストレスマイグレーション 7.3.3 ソフトエラー 7.3.4 ホットキャリア 7.3.5 NBTI 7.3.6 RTN 7.3.7 劣化予測シミュレーション	第8章測定装置 8.1 チップへ信号を出力するもの 8.1.1 電源 8.1.2 シグナルジェネレータ 8.1.3 任意波形発生機 8.1.4 パルスパターンジェネレータ 8.2 チップからの信号を観測するもの 8.2.1 サンプリングオシロスコープ 8.2.2 リアルタイムオシロスコープ 8.2.3 スペクトラムアナライザ 8.3 信号の入出力両方あるもの 8.3.1 BERT 8.3.2 ネットワークアナライザ 8.3.3 ロジックアナライザ	第9章測定技術 9.1 電源・グラウンドとリターンパス 9.1.1 グラウンド 9.1.2 電源系とデカップリング容量 9.1.3 リターンパス 9.2 接続関係 9.2.1 信号ケーブル 9.2.2 アクセサリ 9.2.3 プローブ 9.2.4 シールドルーム 9.2.5 携帯電話でのテスト 9.2.6 GPIB と測定自動化とC プログラミング	第10章設計手順 10.1 CAD の決定 10.2 SPICE パラメータ確認、DC 特性、イミタンス 10.3 インバータのレイアウトとLVS、DRC、ERC 10.4 回路設計と測定手法の検討 10.5 パッケージ、プローブの決定 10.6 レイアウト設計 10.7 ピン配置の決定 10.8 電源/グラウンドの全体レイアウト 10.9 配線を含めたの全体レイアウト 10.10 特許書類の作成 10.11 治具および基板の作成 10.12 測定プログラムの作成 10.13 測定 10.14 報告書の作成