

VDEC だより

2011年
10月15日
第10号

- ◆ VDEC CAD 講習会開催報告
- ◆ VDEC リフレッシュセミナー開催のお知らせ
- ◆ 計算機システム入替に伴う CAD ツールライセンス提供サービス向上について
- ◆ VDEC D2Tシンポジウム2012を開催します
- ◆ ルネサス40nmの設計体験記（慶應義塾大学 天野教授よりご寄稿）

VDEC からの大事なお知らせです。

同じ内容は
<http://www.vdec.u-tokyo.ac.jp/Tayori/>
にも掲載されています。



◆VDEC CAD 講習会開催報告

今年も夏の CAD 講習会を行い、Synopsys、Cadence の主要ツールと、VDEC 環境でのトランジスタレベルおよびデジタル設計フローの講習会を開催いたしました。今年は夏の電力不足の懸念から 8 月ではなく 9 月の集中開催といたしました。また、VDEC の計算機システム

入れ替えに伴い、ストリーミング配信用のカメラも最新型にしたため、VDEC 拠点校での受講者もきれいな画像で受講できたことと思います。

今回は合計 280 名の受講者に参加いただきました。来年も多数の参加をお願いいたします。
(名倉 徹)

◆VDEC リフレッシュセミナー開催のお知らせ

<http://www.vdec.u-tokyo.ac.jp/Refresh/announce.html>

今年も 12 月、1 月に VDEC リフレッシュセミナーを開催いたします。本セミナーは、集積回路産業に関わる職業人を対象としたリフレッシュ教育として、VLSI 設計に関する基礎と最新の知識・技術の習得を目的とし、この分野で活躍する著名な先生方を講師陣としてお招きして実施しています。昨年度からはやや規模を縮小し、アナログ、RF コースのみの開催となっております。

これらの講義では、話を聞くだけではなく VDEC 演習室にて実際に CAD を動作させながらの演習も含まれます。産業界だけでなく、教育機関に在籍する教員・学生の方の参加も可能ですので、みなさまぜひご参加ください。(名倉 徹)

平成 23 年度 VDEC リフレッシュ教育
VLSI 設計教育コースのご案内
<http://www.vdec.u-tokyo.ac.jp/Refresh/announce.html>

VDEC リフレッシュ教育では、集積回路産業に関わる職業人を対象として、VLSI 設計に関する基礎と最新の知識・技術の習得を目的とし、この分野で活躍する著名な先生方を講師陣としてお招きして実施しています。昨年度からはやや規模を縮小し、アナログ、RF コースのみの開催となっております。

コース A	アナログ集積回路設計と演習
【日 程】	平成 23 年 12 月 20 日 (火) ~ 22 日 (木) 3 日間
【場 所】	東京大学演習室 演習室
【講 師】	杉本 春博 (中央大学 教授) 小野寺 秀俊 (京都大学 教授) 小島 俊明 (東北大学 准教授) 土谷 亮 (京都大学 助教)
【講義内容】	12/20 (火) : アナログ集積回路の特徴と役割 (杉本) 回路設計、回路シミュレーション 1 (小野寺、土谷) 12/21 (水) : 回路設計、回路シミュレーション 2 (小野寺、土谷) レイアウト設計、検証 (DRC, LVS) 1 (小野寺) 12/22 (木) : レイアウト設計、検証 (DRC, LVS) 2 (小野寺)
【受講料】	22,000 円
【定 員】	35 名程度
【申込先】	東京大学大規模集積システム設計教育センター VDEC

コース R	CMOS-RF 集積回路設計と演習
【日 程】	平成 24 年 1 月 5 日 (木) ~ 7 日 (土) 3 日間
【場 所】	東京大学演習室 演習室
【講 師】	森山 実 (国立中央大学 教授) 松岡 俊 (大阪大学 准教授)
【講義内容】	1/5 (木) : 基礎、分布定数回路 (森山) 1/6 (金) : RF システム設計 (森山) RF CMOS 回路の基礎 1、検証 (松岡) 1/7 (土) : RF CMOS 回路の基礎 2 (松岡)
【受講料】	25,000 円
【定 員】	35 名程度
【申込先】	東京大学大規模集積システム設計教育センター VDEC

※申込・問い合わせ先は上記のとおりです。最新の情報は VDEC リフレッシュ教育センターのホームページをご覧ください。

◆計算機システム入替に伴う CAD ツールライセンス提供サービス向上について

VDEC では、今年度初めに計算機システムの入替を行いました。この入替えに際して、予定外のものも含めて、頻繁にサービス停止が発生し、皆様に多大なご迷惑をお掛けしましたことをお詫び申し上げます。

今回の入替えでは、CAD ツールライセンス提供のサービスが途切れないよう、従来より容量の大きな UPS (無停電電源装置) を採用致しました。従

来は、年に 2 回ほど、キャンパスの計画停電に伴う長時間のサービス停止がありましたが、新システムでは、計画停電時にも継続してライセンス提供することが可能です。

今後とも、より安定したライセンス提供サービスを心がけて参りますので、ユーザの皆様のご理解・ご協力の程、よろしくお願い致します。

(松本 剛史)

VDEC D2Tシンポジウム2012を開催します

2012年2月10日(金)に東京大学武田ホールにおいて、D2Tシンポジウム2012を開催致します。

今回で6回目となるシンポジウム開催で、朝10時から夜の懇親会まで、招待講演、パネルディスカッションなどを中心に活発な議論を行えばと思いますので、皆様の御参加をお待ちしております。

現在、招待講演/パネルディスカッション等の内容の企画検討を行っており、近日中にVDECホームページにて公開致します。LSiのテスト/検証分野の魅力的な内容としたいと考えておりますので、奮って御参加頂けますよう、よろしく御願います。

(小松 聡)

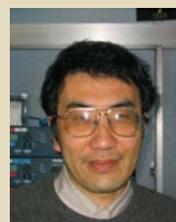
ルネサス40nmの設計体験記（慶應義塾大学 天野英晴 教授よりご寄稿）

昨年度、ルネサス40nmプロセスで、超低消費電力リコンフィギュラブルアクセラレータCMA-2を開発しました。e-shuttle 65nmの時とは違って、SoC Encounterを用いた設計フローがあらかじめ提供されておりこの点では大変助かりました。しかし、以下の点で苦勞しました。

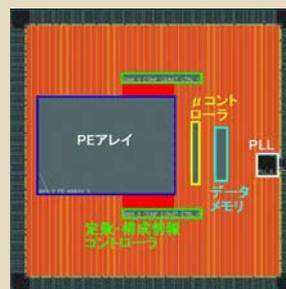
- (1)フローに電源配線の部分が欠けていました。レイヤの選択やViaの打ち方にノウハウが必要で、結局、ルネサスと内藤電誠のお世話になりました。ちなみに、次の試作からは、この部分もフローに付け加えられるとのことでした。
- (2)オングリッド設計で、基本的にグリッド上に載っていないとエラーになります。最初、この点で慣れずに戸惑いましたが、逆にグリッドに載せさえすればエラーの心配がほとんどなくなります。
- (3)メタル埋め後のデータが巨大化し、GDSが吐き出せなくなりました。今回せっかく一区画を使わせてもらったのに、面積を十分利用できなかったのは主にデータ量の巨大化が原因です。結局、テープアウト関連のほとんどを内藤電誠のお世話になってしまいました。

幸い、設計通り動作しましたが、配線遅延により、動作周波数が予想よりも落ちました。このプロセスの利点は、とにかくゲート数が大量に搭載できる点です。一区画を使えばマルチコアの巨大システムを開発することも夢ではありません。しかし、性能を出すためにはレイアウトを慎重に行う必要があり、扱うデータ量を考えると、大学の研究室で開発できる領域を越えているように思います。我々は今まで「研究室で開発すること」にこだわってきたのですが、このプロセスに関しては、最初から内藤電誠の協力を求めるべきでした。また、十分な予算と基本研究をベースにして、日本の大学発のメニーコアシステムに挑戦したいと思います。アーキテクチャ、システム研究者の皆様にも挑戦されることをお勧めします。

編集担当より:今回は慶應義塾大学の天野先生にお願いし、VDECの提供する最先端プロセスである40nmの設計環境に対するご意見を頂戴いたしました。多くのユーザの皆様にも先端プロセスの能力を余すところなく発揮していただけるよう、今後も設計環境の整備・充実に努めて参りたいと思います。



慶應義塾大学 天野 英晴 教授



天野研究室で試作された超低消費電力リコンフィギュラブルアクセラレータチップのフロアプラン図



VDEC ユーザの研究室をご紹介しますコーナーです。

慶應義塾大学 黒田研究室

慶應義塾大学理工学部電子工学科

<http://www.kuroda.elec.keio.ac.jp/>

黒田研究室では、“夢を形に世界へ発信”をスローガンに、ユビキタス情報社会を創るシステムLSIを研究しています。ユビキタス情報社会とは、人がいつでもどこでも意識することなく高度に処理された情報の恩恵を受けられる社会です。このための基盤技術として、黒田研究室では、高度に情報を処理する低電力・高性能システムLSIのための要素回路技術（三次元集積、積層チップ間無線通信、AD変換器、PLL）から、無数のシステムLSIを自然に生活の中に溶け込ませるための高速で低電力な無線通信技術（UWB、ミリ波通信）、また人がこれらシステムLSIと自然に情報のやりとりをするためのヒューマンインターフェース技術（顔・物体認識、センサーネットワーク）まで幅広く研究しています。いずれの研究テーマにおいても、アイデアの検討や効果の実証のためにLSIチップを試作し、評価しています。このためには、VDECのチップ試作サービスとCADツールが必要不可欠です。これからもVDECを大いに活用させて頂き、我々のアイデアを形にして世界へ発信していきたいと考えています。



VDECスタッフより…

はじめまして、山中知歩です。

皆様こんにちは。池田研究室の秘書の山中知歩です。VDECに勤務する前は大学で総務関係のお仕事をしていました。研究室で働き始めた当初はわからない点も多く、仕事内容の違いに驚いたこともありましたが、そのような中、先生方や先輩の秘書の方々に色々教えていただき、少しずつ対処できるようになりました。

学生時代は8年間バスケットボール部に所属し自信のあった体力も、今では研究室のある4階まで階段を上がるだけで息切れが…これではいけない！と、最近では何か身体を動かすことを始めようと思っています。

VDECに在籍して早2年、まだまだ学ぶことの多い私ですが「縁の下の力持ち」としてVDECを

支えていけるよう、頑張っていきたいと思っています。これからもよろしくお願いします。

写真はVDECが在室している武田先端知ビルから見える東京スカイツリーです。（山中 知歩）

