

VDEC だより

2012年
10月15日
第14号

- ◆ 第7回 VDEC D2Tシンポジウムを開催します
- ◆ VDEC リフレッシュセミナー開催のお知らせ
- ◆ VDEC デザイナーズフォーラムを開催いたしました
- ◆ VDEC デザインアワード最終審査会を開催いたしました
- ◆ VDEC CAD 講習会開催報告

VDEC からの大事なお知らせです。

同じ内容は
<http://www.vdec.u-tokyo.ac.jp/Tayori/>
にも掲載されています。



◆第7回 VDEC D2Tシンポジウムを開催します

<http://www.vdec.u-tokyo.ac.jp/d2t/D2Tsymposium2012-2.html>

12月11日(火)に東京大学武田ホールにおいて、第7回 D2T シンポジウムを開催致します。朝 10 時から夜の懇親会まで、招待講演、パネルディスカッションなどを中心に活発な議論を行いたいと考えています。皆様の御参加を

お待ちしております。

招待講演に加えて、“Post-Silicon Validation and Test in Huge Variance Era” と題したパネルディスカッションを予定しています。奮って御参加頂けますよう、よろしく御願います。

(小松 聡)

◆VDEC リフレッシュセミナー開催のお知らせ

<http://www.vdec.u-tokyo.ac.jp/Refresh/announce.html>

今年も12月、1月にVDEC リフレッシュセミナーを開催いたします。本セミナーは、集積回路産業に関わる職業人を対象としたリフレッシュ教育として、VLSI 設計に関する基礎と最新の知識・技術の習得を目的とし、この分野で活躍する著名な先生方を講師陣としてお招きして実施しています。今年は新たに MEMS コースを新規開講して、

アナログ、RF、MEMS コースの3コースでの開催を予定しております。

これらの講義では、話を聞くだけでなく VDEC 演習室にて実際に CAD を動作させながらの演習も含まれます。産業界だけでなく、教育機関に在籍する教員・学生の方の参加も可能ですので、みなさまぜひご参加ください。(名倉 徹)

◆VDEC デザイナーズフォーラムを開催いたしました

8月26日(日)に、東大の武田ホールにおいて VDEC デザイナーズフォーラムが開催され、50人の参加者が集まりました。今回は STARC との協力により H23 年度「次世代半導体回路構成(アーキテクチャ)実用化支援事業」成果報告会との連続開催とし、大学関係者だけでなく産業界からも多数の参加者に集まっていただきました。

基調講演では元東芝の古山さんによる「VLSI はどこへ行く? -- 現状と将来展望 --」というタイトルで講演していただきました。また、VDEC デザインアワードの発表会&表彰式もとり行いました。さらに夜の部では毎年好評の Ph.D セッションを懇親会の最中に開催し、気軽な雰囲気です。「青年の主張：いまどきの学生から見た半導体分野と

は」というトピックでざっくばらんに様々な意見をぶつけ合いました。

学会とは一味違った、有意義で刺激的なフォーラムだったと思います。来年もたくさんの教員・学生の参加をよろしく願いいたします。(名倉 徹)



VDEC デザインアワード最終審査会を開催いたしました

<http://www.vdec.u-tokyo.ac.jp/designAward/welcome.html>

VDEC を通じて試作したチップの中から特に優秀なチップを設計した設計者を選出し、最優秀者を IEEE SSCS Japan Chapter VDEC Design Award として表彰しております。VDEC 協力教員で審査委員を構成し、5 月締切の応募の中から 1 次審査で 6 名のファイナリストを選出し、8月26日(日)のデザイナーズフォーラムの中で最終審査を行いました。最終審査では 6 名のファイナリストが 30 分ずつの発表および Q&A を行い、フォーラム参加者の投票と審査委員によって最優秀者を決定しました。

今年度は広島大学の十河健太さんによる「低位相雑音・低ジッタ位相同期ループ回路の開発」が受賞しました。また、ファイナリストの慶應大学 伊澤麻衣さん、京都大学 イスラムマフズルさん、広島大学 佐々木静龍さん、東京大学

Ben Devlinさん、奈良先端大学 岩間範充さんにも VDEC デザインアワードを授与しました。受賞者のみなさん、おめでとうございます。(名倉 徹)



VDEC CAD 講習会開催報告

今年も夏の CAD 講習会を行い、Synopsys, Cadence, Agilent の主要ツールと、VDEC 環境でのトランジスタレベルおよびデジタル設計フローの講習会および T2000 テスタ講習会を開催いたしました。

今年の Cadence 関連では、各ツールの講習会ではなく、設計フローの講習会とし、また、新たに C-to-Silicon の講習会を開催するなど、一味変わった講習会になりました。また、最新の配信カメラによる高精細画像でのストリーミング配信で VDEC 拠点校での受講者も綺麗な画像で受講できたことと思います。

今回は合計で 220 名の受講者に参加いただきました。来年も多数の参加をお願いいたします。

(名倉 徹)



これからのチップ試作スケジュール

申込締切

2012/10/17

2012/11/19

2012/12/26

設計締切

2012/11/28

2013/2/12

2013/2/6

試作ラン

eShuttle65nm

ローム0.18um

eShuttle65nm

平成24年11月シャトル

平成24年度第5回

平成25年2月シャトル

九州大学 村上研究室

九州大学 大学院システム情報科学研究所 情報知能工学部門
http://soc.ait.kyushu-u.ac.jp/SOC/index_j.html

九州大学 村上研究室は、同じく九大の安浦先生、松永先生、杉原先生の研究グループと協力し「システム LSI 研究グループ」として活動しています（研究グループ全体としては教員 12 名、学生 44 名の大所帯！）。その中でも村上研究室は、コンピュータ・アーキテクチャをメイン・テーマとして、高性能サーバ用途から組み込み向けまでの幅広い次世代プロセッサ・アーキテクチャの研究に取り組んでいます。近年は学術的にホットな話題として、メニーコアや、低消費エネルギー・アクセラレータ、三次元実装 LSI などの先進的な研究に取り組んでおり、特にその中でも三次元実装 LSI に関しては、（既存 CAD ツールで代用できる部分に関して）VDEC より御提供頂いている CAD ツールを用いて検証、評価を行わせていただいています。

先進的な LSI の研究において、設計、試作、評価環境を 1 研究グループの中で準備し、運用することは容易ではありません。このため、VDEC より御提供頂いているサービスには大変感謝しており、少しばかりでも VDEC に貢献できるように九大サブセンターとして御協力させて頂いています。今後も、VDEC のサービスを通じて LSI の発展に貢献する研究を活発に取り組み続けていきます。



VDECスタッフより…

Thunderbirdって何ですか？

という程度の PC の知識しか持ち合わせていない、渡邊です。9月よりナノテクプラットフォーム受付の事務補佐員として勤務しています。今まで一般企業での勤務経験しかありませんので、ここでは目新しいこと満載でとても新鮮な気持ちで働いています。まだまだわからないことが多くあちこち聞きまわり、右往左往（実際には上下）していますが、皆様どうぞよろしくお願い致します。早く仕事に慣れて事務がすいすいと流れていくための一端を担えればと思っています。

現在の楽しみは打ち上げメインのママさん（おばさん？）サッカー。中々練習に行けないので早足のウォーキングで体力維持に努めています。

ます。

そして武田ビルの階段も駆け上がります（笑）。写真は、ウォーキングのゴール近くの橋から見るスカイツリーです。（渡邊かをる）

