

VDEC だより

2014年
10月 15日
第 22 号

- ◆ STマイクロ FD-SOI 28nm CMOSチップ試作のご案内
- ◆ 第9回 D2Tシンポジウムを開催しました
- ◆ VDEC デザインアワード最終審査会を開催しました
- ◆ VDEC デザイナーズフォーラムを開催しました

VDEC からの大事なお知らせです。

同じ内容は
<http://www.vdec.u-tokyo.ac.jp/Tayori/>
にも掲載されています。



◆STマイクロ FD-SOI 28nm CMOSチップ試作のご案内

<http://cmp.imag.fr/products/ic/?p=STCMOS28FDSOI>

既にメールなどではご案内しておりますが、昨年度のテスト試作を受けて、平成26年度からFD-SOI 28nm CMOS チップ試作を定常的に実施することになりました。基本的にはフランス CMP が実施している試作に相乗りする形となります。試作日程に関しては CMP の Web も参照ください。試作費用は原則として年度単位で決定し、設計提出時の価格での請求となりますが、CMP が提示する価格（+消費税）に概ね平均的な為替レートで円換算した金額になり、年度ごとに VDEC の WEB に掲載いたします。

プロセス概要：ゲート長：28nm(drawn), 3 ウエル, FD-SOI, 2 閾値（低閾値, 通常閾値）、2 種類のゲート酸化膜厚トランジスタ（1.0V, 1.8V(IO) 用）、配線層 10 層（0.1μm ピッチ）、メモリ（Single Port RAM, ROM, Double Port RAM）、MIM CAP(option)

設計環境：PDK(Virtuoso)、Spice パラメータ：HSPICE, ELDO、DRC/LVS: Calibre、StdCell: SoC Encounter/Design-Compiler/Physical Compiler(ゲート密度 1,800-2,000k gate/mm²)、設計インターフェース：GDSII

ピン数：1mm 角チップの場合 60 ピン

（池田 誠）

◆第9回 D2Tシンポジウムを開催しました

去る 8 月 26 日（木）に東京大学武田ホールにおいて第 9 回 D2T シンポジウムを開催し、これまでで最多となる 180 名を超える皆様にご参加を頂きました。

今回は、LSI の低電圧動作に関する回路設計やテスト技術などの分野で、国内外からの 5 件の招待講演を含む 8 件の講演とパネルディスカッションを催し、さらに夜の懇親会まで大変盛況な会と

なりました。とくに講演会とパネルディスカッションでは会場からの多くの質疑もあり、活発なシンポジウムを楽しんで頂けたのではないかと思います。

今後も D2T シンポジウムは定期開催を予定しております。次の開催でもまた多くの皆様のご参加をお願い申し上げます。（池野 理門）



VDEC デザインアワード最終審査会を開催しました

<http://www.vdec.u-tokyo.ac.jp/designAward/welcome.html>

VDEC を通じて試作したチップの中から特に優秀なチップを設計した設計者を選出し、最優秀者を IEEE SSCS Japan Chapter VDEC Design Award として表彰しており、さらに、VDEC デザインアワード優秀賞 / 敢闘賞も授与しています。

今年は例年と審査方法を変えることにしました。VDEC 協力教員で審査委員を構成するのは例年通りなのですが、5 月締切の応募の中から 1 次審査で 11 名の通過者を選出した後、8/29 のデザイナーズフォーラム中に 5 分間のショートプレゼンとポスターセッションを行いました。その内容をふまえてフォーラム参加者の投票と審査委員によって 5 名のファイナリストを選出し、ファイナリストには引き続き 30 分の発表と Q&A を行っていたが、参加者の投票と審査委員によって最優秀者を決定しました。

今年度は奈良先端大学院大学の河村敏和さんによる「蛍光方式埋込み型グルコースセンサに向けた CMOS センサ」が受賞しました。

また、ファイナリストの岐阜大学 モンテイロカンシオさん、奈良先端科学技術大学院大学 山口貴大さん、奈良先端科学技術大学院大学 速水一さん、静岡大学 臼井隆弘さんに VDEC デザインアワード優秀賞を、九州工業大学 王森レイさん、静岡大学 望月風太さん、広島大学 山崎翔悟さん、京都工芸繊維大学 大島梓さん、京都工芸繊維大学 神田翔平さん、九州工業大学 上ノ原誠二さんに VDEC デザインアワード敢闘賞を授与しました。受賞者のみなさん、おめでとうございます。（名倉 徹）



VDEC デザイナーズフォーラムを開催しました

8/29(金), 30(土) に岐阜県の下呂温泉において VDEC デザイナーズフォーラムが開催され、30 名の参加者が集まりました。今年のデザイナーズフォーラムは、5 年ぶりとなる地方開催となり、さらに DA シンポジウムとの連続開催という形を取りました。

初日の基調講演では富士通の吉田さんによる「SPARC64 XIfx: Fujitsu's Next Generation Processor for HPC」というタイトルで講演して頂きました。また、VDEC デザイン

アワードの発表会&表彰式もとり行いました。さらに、毎年オモシロイ企画が出てくる Ph.D セッションが翌日に開催され、今年は「Why not Ph.D? -- 国内 / 海外の比較を通じて --」というタイトルでディスカッションを行いました。

学会とは一風変わった、有意義で刺激的なフォーラムになったと思います。来年もたくさんの教員・学生の参加をよろしくお願いいたします。（名倉 徹）

東北大学 羽生・夏井研究室

東北大学電気通信研究所 ブレインウェア研究開発施設
新概念VLSIシステム研究室

<http://www.ngc.riec.tohoku.ac.jp/>

本研究室は、羽生貴弘教授、夏井雅典准教授を始めとする豊富なスタッフ陣を含む総勢18名のメンバー（2014年9月現在）にて活発な教育・研究活動を行っています。本研究室の研究テーマは、新しい考え方に基づく超大規模半導体集積回路（VLSI）設計論およびその構成論です。具体的には、微細化による性能向上の限界が近づきつつある従来シリコンCMOS回路方式に対し、新材料・デバイス技術を積極的に活用した「新概念」の回路設計・実現方式およびシステムアーキテクチャを導入することにより、従来技術の延長によるVLSIシステムの限界を打破することを研究目的としています。電子機器の「頭脳」として機能するVLSIチップ、およびそれを応用したVLSIシステムは、現代社会のあらゆる産業製品や社会基盤の質を決定する重要な技術です。本研究室では、単なる処理能力の向上だけでなく、人間の脳が行っている知的活動をも代替するような高機能・多機能なVLSIの実現を目指して、デバイス・回路・アーキテクチャ技術の融合による新しい設計パラダイムの構築に取り組みつつ、国内外の研究者とも連携を取りながら、多方面にわたる研究を展開しています。



VDECスタッフより…

D2TのMai Khanhです。

2011年よりVDECの研究員として“Magnetic Probe Sensing on Cryptography LSIs”や“On-chip RF pulse transmitter for Radar Application”などの研究に携わってきました。今年度の4月より助教を拝命いたして、D2Tの“Analog-to-Digital design”に関する研究をしています。今後VDECの教員として、より充実した研究活動に励むとともに、先生方々と学生の皆さんと協力しながらVDECの様々な活動に貢献する機会を増やせたらと思います。そのために、常に知識を深め、仕事をやり遂げ、科学技術の発展に貢献いたします。宜しくお願いします。

紅葉を見に行くことが好きです。去年、箱根の大涌谷の紅葉を見に行った時、ラーメン屋さんで可愛く面白い3匹の猫に会いました。これは、ラーメン屋さんの経営本部長の「一人」で～す。
(Mai Khanh)

