

VDEC だより

2015年
7月 15日
第 25 号

- ◆ STARC/SIRIJへ感謝をこめて
- ◆ 第10回 VDEC D2Tシンポジウムを開催します
- ◆ VDEC デザイナーズフォーラムのご案内
- ◆ 夏の CAD 講習会を開催いたします

VDEC からの大事なお知らせです。

同じ内容は

<http://www.vdec.u-tokyo.ac.jp/Tayori/>
にも掲載されています。



◆第10回 VDEC D2Tシンポジウムを開催します

<http://www.vdec.u-tokyo.ac.jp/d2t/D2Tsymposium2015.html>

8月21日(金)に東京大学武田ホールにおいて、第10回 VDEC D2T シンポジウムを開催致します。

今回は "Reliability for automotive and other applications" をテーマに、半導体とその応用分野の高信頼性に関する国内外の著名な研究者・技術者による講演、ならびに D2T 寄附研究部門からの活動報告、講演者によるパネルディスカッションなどを行います。招待講演には Stanford University の Subhasish Mitra 教授、Karlsruhe Institute of Tech-

nology の Mehdi B. Tahoori 教授、TU Wien の Tibor Grasser 教授、東芝・JEITA の瀬戸屋孝様の4名をお招きします。幅広い見地から車載電子システム等の高信頼性技術に関する講演を聴ける良い機会となると思います。

デバイス・回路設計からテスト技術、さらにはシステム、ソフトウェアに至るまで幅広い分野の皆様を対象として、それぞれの分野での知識の深化と他の技術領域への広範な理解につながるシンポジウムを目指しております。多くの皆様のご参加をお待ち申し上げております。(池野 理門)

去年第9回 D2T
シンポジウムの
風景



STARC/SIRIJへ感謝をこめて



VDECセンター長 浅田 邦博

皆様もすでにお聞き及びかと思いますが、長年日本の半導体技術開発をリードしてきたSTARC(半導体理工学研究センター)/SIRIJI(半導体産業技術研究所)がその業務を終えようとしているとの連絡を受けました。両組織からはVDEC設立当初より、大学向けLSI設計フロー確立をはじめとして、130~40nm先端技術の大学への提供や産学共同設計知財開発等々で数々の支援を頂いてきました。改めて御礼申し上げる次第です。VDECとしては強力なパートナーを失うこととなり大変残念に思っていますが、大学での半導体設計教育研究を絶やすことなく、これまで以上に鋭意活動が続けることで長年にわたるご厚情に報いたいと、スタッフ全員決意を新たにしているところです。

VDEC デザイナーズフォーラムのご案内

<http://www.vdec.u-tokyo.ac.jp/DesignersForum/Forum15.html>

今年のデザイナーズフォーラムは 8/28(金), 29(土) に石川県の山代温泉で開催いたします。デザイナーズフォーラムでは、毎年 50 名近い参加者が集まり、気軽な雰囲気の中で VDEC ユーザの交流をはかっています。今年も VDEC デザインアワードの発表・表彰式を中心に、ポスターセッション、大学院学生の立案による

Ph.D. 企画セッションなど、試作経験やノウハウ、失敗談なども含めて、研究発表だけではなく普段の学会では聞けないような話も聞くことができるでしょう。

今年もたくさんの教員・学生の参加をよろしくお願いいたします。（名倉 徹）

夏の CAD 講習会を開催いたします

<http://www.vdec.u-tokyo.ac.jp/CAD/CADTraining.html>
<http://www.vdec.u-tokyo.ac.jp/Refresh/announce.html>

今年も夏の VDEC CAD 講習会を開催いたします。好評を得ております VDEC 拠点校へのストーリーミング配信を今回も実施いたします。

今回のメニューは Cadence 社 : Virtuoso ADE 講習会、Virtuoso Layout 講習会、Synopsys 社 : DesignCompiler+PowerCompiler、ICCompiler および VCS-AMS 講習会、Key-

sight 社 : GoldenGate 講習会を予定しております。また、従来 CAD 講習会として開催していた VDEC 環境におけるトランジスタレベル設計講習会、デジタル設計講習会はリフレッシュ 세미나へと移行して同時期に開催いたします。ぜひ CAD 講習会を有効活用し、設計力の向上にお役立てください。（名倉 徹）

VDEC 公開回路測定装置紹介コーナー

<http://www.vdec.u-tokyo.ac.jp/Facilities/index.html>

設備名：

光式テラヘルツ領域周波数分解解析装置

備考：

日本分光株式会社製

FARIS-1J

参考リンク：

<http://www.jasco.co.jp/jpn/product/>

この装置は、VDEC の業務利用を優先しております。御希望に応じて個別に対応させていただきますので、

(vdec@vdec.u-tokyo.ac.jp) まで御連絡下さい。なお、その際、装置の利用目的、利用内容などを簡単に示して下さい。（朱 弘博）



信州大学 宮地研究室

理工学系研究科 電気電子工学専攻
工学部 電気電子工学科

<http://www.shinshu-u.ac.jp/faculty/engineering/chair/elec024/HOME.html>

宮地研究室は、教員（宮地准教授）、修士 2 年生 2 名、修士 1 年生 2 名、学部 4 年生 6 名の 11 名（2015 年 7 月現在）で集積回路設計、メモリデバイス（NAND フラッシュメモリのランダムテレグラフノイズ解析）の研究を行っている研究室です。現在の回路設計グループは他研究室や企業との共同研究が主体となっており、三次元実装高速 DC-DC コンバータ、体内埋め込みデバイス向け非接触給電回路、極低電圧エネルギーハーベスティング回路、光プローブ電流センサー用アナログフロントエンド回路など、新しいパワーマネジメントシステムを、集積回路と磁気デバイスを中心とする新機能デバイスとの融合で創り上げようとしています。2013 年に研究室が発足してから 3 年目になり、VDEC から提供いただいている設計ツールやシャトルサービスを利用してチップ試作を行い、試作チップの評価から国際学会への投稿までがようやく可能になってきました。VDEC をはじめ、多くの方々や組織に支えられて研究ができておりますので、少しでも社会に還元できるよう研究成果、人材を輩出して参りたいと思います。



VDECスタッフより…

大航海時代を迎えて

VDEC 協力教員の竹中 充と申します。2007 年に教員として赴任し、現在、東京大学大学院工学系研究科電気系工学専攻の准教授として、高木信一教授と共同で研究室を運営しております。

学生時代は同大学中野義昭教授の指導の下、化合物半導体を使った光デバイスの研究をしていたこともあり、教員として赴任後は、化合物半導体や Ge を Si チップ上に集積した新材料チャネルトランジスタの研究や光デバイス集積化の研究に取り組んでいます。

私が赴任した 2007 年はちょうどインテルが高誘電率ゲート絶縁膜の実用化を発表した年であり、その後の立体チャネル構造の実用化など、集積回路技術は激動の時代の真っ只中といった様相になっています。大変ではありますが、多くのチャレンジに

恵まれた大航海時代を迎える中、研究に取り組むことができることを喜ばしく感じます。VDEC のスタッフの一員として、今後の集積回路技術の進展に貢献できればと思いますので、どうぞよろしくお願い申し上げます。（竹中 充）

