

VDEC だより

2021 年
1 月 1 日
第 39 号

- ◆ 黒田 d.lab センター長より
- ◆ d.lab 基盤設計研究部門長を拝命して
- ◆ 第15回 D2Tシンポジウムを開催いたしました
- ◆ VDEC デザイナーズフォーラムを開催いたしました
- ◆ 第10回 VDEC デザインアワード受賞者を決定いたしました

東京大学 工学系研究科附属システムデザイン研究センター
基盤設計研究部門・基盤デバイス研究部門
(大規模集積システム設計教育研究センター)

同じ内容は

<http://www.vdec.u-tokyo.ac.jp/Tayori/>

にも掲載されています。



VDECからの大事なお知らせです。

◆ 黒田 d.lab センター長より



不連続に見える出来事にも、その背景には脈々と繋がるストーリーがあります。一昨年の10月にシステムデザイン研究センター(d.lab)を開設しました。突然の改組でVDECはどうなるのかと、皆様はご心配に思われたことでしょう。その背景をご説明します。大規模集積システム設計教育センター(VDEC)は、1996年から今日まで四半世紀に渡って、世界に類のない卓越した教育を行い、優れた人材を半導体産業界に輩出してきました。毎年、設計環境とチップ試作は全国の300以上の研究室で活用され、クリームルームと関連設備は200以上の研究室で利用されています。ところが、半導体産業界に入った優秀な卒業生たちは、彼らの才能を必ずしも発揮できてはいません。この四半世紀の間、世界では半導体産業が年率7%の高成長を維持してきたのにもかかわらず、日本の半導体産業は後退の一途をたどってきました。世界一優れた人材を集めながら世界と互角に戦えない理由は何でしょうか？いろいろな分析があるでしょうが、私は、日本は資本競争で敗れたと理解しています。ご存じのとおり、半導体ビジネスは汎用チップを大量に売る薄利多売のビジネスです。汎用チップが大量に売れる理由は、コンピュータがフォン・ノイマン・アーキテクチャを採用しているからです。半導体ビジネスの王道は、プロセッサとメモリを安く大量に供給することです。ビッグデータの活用が始まれば、センサーがこれに加わるでしょう。このビジネスの戦い方は資本競争です。DRAMやフラッシュメモリ、あるいはCPUやGPUといったチップが発明され、それが大きなビジネスになると認識されるや巨大な資本が投入され、たちまち過当競争が起こり、業界再編の末に寡占化されます。日本は、デバイスのイノベーションでは勝ちましたが、資本競争で敗れました。ところが、ここにきてゲームチェンジが起きています。IntelやQualcommといった半導体専門メーカーから汎用チップを調達していたのでは競争に勝てない。そう感じた「GAFA」などの巨大IT企業が、専用チップの自社開発に乗り出したのです。その背景には、3つの理由があります。第一の理由は、データ社会特有の「エネルギー危機」です。エネルギー効率を10倍高めた人だけが、コンピュータを10倍高性能にでき、スマートフォンを10倍長く使えます。あらゆるタスクをこなせる汎用チップに比べて、無駄な回路をそぎ落とした専用チップは、エネルギー効率を10倍以上高くできます。第二の理由は、AIの出現です。神経回路網と深層学習は、データを持つ者に情報処理の新しい方法を授けました。神経回路網は、私たちの脳と同じく配線接続が機能を与える布線論理です。並列に処理できるので、逐次に処理するフォン・ノイマン・アーキテクチャに比べて電力効率を10倍以上高くできます。第三の理由は、分業化が進んだ産業構造です。TSMCなどのファウンドリーが世界の工場となり、ユーザー自らがAIの性能を最大限引き出せるようビジネスモデルにあった半導体チップを自社で開発できるようになりました。大量のチップを使うITプラットフォームなら、自社開発した方が半導体ベンダーから調達するよりも素早くかつ安く、より高性能なチップを調達できるのです。つまり、汎用チップから専用チップへ半導体産業のゲームチェンジが起きている。汎用の時代は、デバイスのイノベーションで幕が開き、資本競争の末に幕が下ります。一方、専用の時代は、設計開発のイノベーションで幕が開き、ムーアの法則で幕が下ります。1985年から2000年にかけて、ASIC(特定用途向け集積回路)が大きな市場を創りました。1980年代に、レイア

ウトや論理を自動生成する技術がカリフォルニア大学バークレー校を中心に研究開発され、ツールベンダーも誕生しました。加えて、セミオーダーで洋服を仕立てるように、半完成品のチップを製造しておき最後に配線をカスタマイズするセミカスタム製造方式も開発されました。こうした設計開発のイノベーションによって、開発効率は一気に3桁高くなりました。しかし、15年後にはムーアの法則によって集積度が3桁増えてしまい、コンピュータを駆使してもかつて以上に人員や時間がかかるようになりました。その結果、ASICビジネスは採算が取れなくなり終息しました。しかし、現在はムーアの法則が減速しています。次の四半世紀は、設計開発のイノベーションで先行した人が、新しいゲームの勝者となるでしょう。専用チップに求められるのは資本力ではなく学術です。かつてカリフォルニア大学バークレー校がレイアウトや論理の自動生成技術を創出したように、機能やシステムを自動生成する学術の創出が求められます。大学が担う役割は大きくなっています。20世紀は「汎用」の時代でした。戦後、物量崇拝と経済効率礼賛のもと、規格大量生産が経済成長を牽引しました。やがて社会が成熟すると、全体の成長から個人の充実に価値がシフトしました。その結果、工業社会は終わり知価社会が始まりました。この変化が先進国から発展途上国に広がる過程において、日本は規格大量生産を続けたことで一時的に繁栄しましたが、やがてアジア諸国の後塵を拝することになりました。これが日本の半導体産業が衰退した社会的背景だと考えています。今世紀は「専用」の時代になるでしょう。資本集約から知識集約へ、規模から知恵へ、量的拡大から質的发展へ、物質から精神へ、便利から楽しいへ、製品からサービスへ、大量から多様へ、画一から個性へ、誰でもできるから他の人にはできないへ、価値は移ります。そのとき、製造業はどうなっているのでしょうか？その答えを探すのがd.labの使命です。私たちは、教育に加え、学術の力で産業と社会の発展に貢献していきたいと考えています。d.labには、教育に重点を置いた基盤設計研究部門(VDEC)と基盤デバイス研究部門(武田クリーンルーム)に加えて、産学連携に重点を置いた先端設計研究部門と先端デバイス研究部門が創設され、新たに出発することになりました。

◆ d.lab基盤設計研究部門長を拝命して



この度、d.lab 基盤設計研究部門長を拝命することとなりました。d.lab（東京大学大学院附属システムデザイン研究センター）は2019年10月1日に、旧VDEC（東京大学大規模集積システム設計教育研究センター）を改組する形で設置された新たなセンターです。d.labは先端系部門と基盤系部門、設計系部門とデバイス系部門の組み合わせの計4部門が設置され、教員の研究活動は先端系部門が担い、旧VDECが担ってきた設計プラットフォーム、ナノテク関連は基盤系部門が担うという役割分担を行うことになりました。

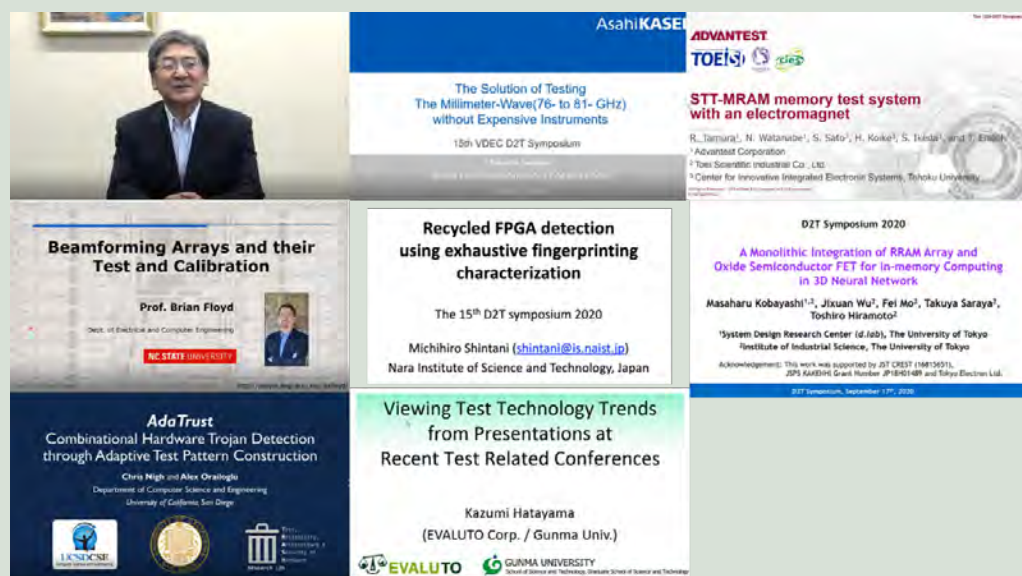
組織の名称から「VDEC」が完全に消滅してしまうことには葛藤もありましたが、当面は基盤設計研究部門を「旧VDEC部門」と注記することで継続性を示すとともに、旧VDECが担ってきた、チップ試作、CADツール、セミナーに関する機能は、「VDEC機能」と新たに定義することで、「VDEC」という記号を残していきたいと考えております。さて、新しい組織ができた、といってもVDECの設立された25年ほど前のような高揚感が無いのはどうしてでしょうか？こんな時期にISSCCのプログラム委員長も拝命して、世界的に見て、もちろん特にアジアが中心にますます設計が盛り上がっているところで、日本（そしてヨーロッパの多く）の地盤沈下が目に余る状況に心が病みますが、であればこそ、このようなプラットフォームとして基盤を維持し続けることに大きな意味があると考えます。VDECが発足した当初からそうであるように、他の巨大研究分野の組織と違いVDECは非常にコンパクトな組織をベースとして、全国の設計に関連する皆様の共助により成り立ってきており、それはd.labの一部門となっても変わりません。ぜひとも引き続き、VDEC機能を活用いただくとともに、VDEC機能へのご助力をいただきますようお願いいたします。（池田 誠）

◆ 第15回 D2Tシンポジウムを開催いたしました

<http://www.vdec.u-tokyo.ac.jp/d2t/D2Tsymposium2020-j.html>

去る9月17日(木)に、zoomのweinarにて第15回D2Tシンポジウムをオンライン開催し、非常に多くの皆様にご参加頂きました。今回のシンポジウムは、D2T寄附研究部門がシステムデザイン研究センターD2T寄附講座に変わって最初のシンポジウムでした。コロナ禍のため世界的に厳しい環境が続く中、半導体から日本を、世界を元気にを発信するため、海外から2名、国内5名の招待講演をお願いいたしました。米国よりBrian Floyd教授、Alex Orailog-

lu教授、国内企業より岩崎剛志様、田村亮様、畠山一美先生、そして、新谷道広先生、小林正治先生、をお招きし、5G、ハードウェアセキュリティ、機械学習、メモリテスト等をキーワードに、最新の研究について貴重なご講演を頂きました。初のオンライン開催ではありましたが、多くの方にご参加いただき、大変盛況な会となりましたことを改めて御礼申し上げるとともに、今後開催されるD2Tシンポジウムへのご参加を心よりお待ちしております。(肥後 昭男)



株式会社アドバンテスト代表取締役兼執行役員社長吉田芳明様ご挨拶とご講演者発表スライドの表紙一覧

◆ VDEC デザイナーズフォーラムを開催いたしました

<http://www.vdec.u-tokyo.ac.jp/DesignersForum/Forum20.html>

9/25(金)、26(土)にZoomにてVDECデザイナーズフォーラムが開催され、38名の参加者が集まりました。初日にはVDECデザインアワード発表会、2日目にはアイデアコンテスト部門発表会がとり行われ、多様性に富んだ発表が多く集まりました。1日目には、毎年の恒例となっている株式会社ミライズテクノロジーズ根塚智裕様より「CASE時代に向けた車

載半導体の研究開発」というタイトルで講演頂き、新たな時代に企業の研究開発とそれにおけるリアルな課題について共有していただきました。VDECデザイナーズフォーラム一般的な学会とは一味違った、有意義で刺激的なフォーラムであると思われます。来年にもたくさんの教員・学生の参加をよろしくお願いいたします。(徐 祖榮)



参加者の集合写真

◆ 第10回 VDEC デザインアワード受賞者を決定いたしました

<http://www.vdec.u-tokyo.ac.jp/designAward/welcome.html>

VDEC を通じて試作したチップの中から特に優秀なチップを設計した設計者を選出し、最優秀者を IEEE SSCS Japan Chapter VDEC Design Award として表彰し、また、VDEC デザインアワード優秀賞 / 奨励賞も授与します。また、チップ試作を伴わなくても参加可能なアイデアコンテスト部門も継続しております。今年度は VDEC デザインアワード部門で 9 名、アイデアコンテスト部門で 10 名が 1 次審査を通過し、デザイナーズフォーラムにおいて最終審査を兼ねた発表を行いました。今年度の VDEC デザインアワードは九州大学の石田浩貴さんに

よる「単一磁束量子回路を用いた 4 ビットゲートレベルパイプライン・プロセッサの設計」が受賞しました。優秀賞には東京大学の小島尚輝さん、東京大学の長田将さんが、奨励賞には京都大学の永井健太郎さん、奈良先端科学技術大学院大学の杉江謙治さん、がそれぞれ受賞しました。さらに、アイデアコンテスト嘱望賞は東京大学門本淳一郎さん、静岡大学重樹竜希さん、名古屋大学村上峻哉さん、九州大学福光孝介さん、静岡大学の野村達也さんが、それぞれ受賞しました。受賞者の皆様、おめでとうございます。

(徐 祖楽)



デザインアワード受賞者の集合写真



アイデアコンテスト受賞者の集合写真