

VDEC だより

2023年
11月15日
第45号

- ◆ 第18回 D2Tシンポジウムを開催いたしました
- ◆ 第13回 VDECデザインアワードの受賞者を決定いたしました

東京大学 工学系研究科附属システムデザイン研究センター
基盤設計研究部門・基盤デバイス研究部門
(旧大規模集積システム設計教育研究センター)

◆第18回 D2Tシンポジウムを開催いたしました

<http://www.vdec.u-tokyo.ac.jp/d2t/D2Tsymposium2023-j.html>

去る9月8日(金)に、武田ホールにて第18回D2Tシンポジウムを開催し、非常に多くの皆様にご聴講頂きました。昨年はハイブリッドでの開催でしたが、今年はコロナ禍以前と同様に武田ホールで実施することができました。EPFLのEdoardo Charbon先生、KU LeuvenのGeorges Gielen先生、UC San DiegoのAlex Orailoglu先生、Auburn大学のAdit Singh先生、香港科技大のK.-T. Tim Cheng先生、東京大学d.labの小菅先生をお招きし最新の研究について講演をいただきました。多くの方にご参加いただき、大変盛況な会となりましたことを改めて御礼申し上げますとともに、来年2024年に開催されるD2Tシンポジウムへのご参加を心よりお待ちしております。



**株式会社アドバンテスト代表取締役兼執行役員社長吉田芳明様のご挨拶、
黒田 d. lab センター長ご挨拶、招待講演講演中の風景**

10:00 Opening remarks

東京大学大学院工学系研究科システムデザイン研究センター(d.lab) センター長 黒田 忠広 教授
株式会社アドバンテスト 代表取締役 兼 執行役員社長 吉田 芳明 様

10:15 - 11:45 Special Lecture I

"Classical Cryo-CMOS Systems for Quantum Computing: from a Wild Idea to Working Silicon"
Edoardo Charbon, Professor (EPFL)

"Digital neuromorphic computing systems featuring dendrite-spines in human cerebrum"
Atsutake Kosuge, Lecturer (d.lab, University of Tokyo)

14:00 - 15:30 Special Lecture II

"Boosting defect coverage for analog/mixed-signal ICs: machine learning to the rescue"
Georges Gielen, Professor (KU Leuven)

"Algorithm-Centric Design of Reliable and Efficient Deep Learning Processing Systems"
Alex Orailoglu, Professor (University of California, San Diego)

15:45 - 15:15 Special Lecture III

"Understanding Circuit Timing Marginalities that Cause Silent Data Corruption Ratio based Resistive Memory Cells for Low Error Rate and High Energy Efficiency"

Adit Singh, Professor Auburn University

"Design, Architecture and Integration of Next-Generation Edge AI Chips: Challenges and Opportunities"

K.-T. Tim Cheng, Professor U-Tokyo Fellow (Hong Kong University of Science and Technology)

17:15 - 17:30 Activities of D2T Research Department

"アドバンテスト D2T 寄附講座の活動報告 "

肥後 昭男(東京大学 d.lab)

Closing

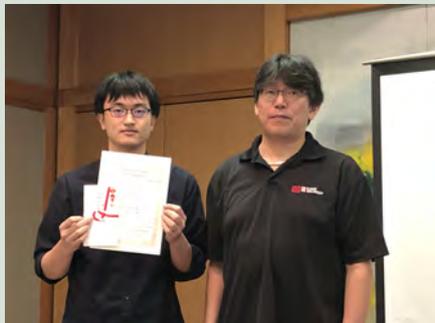
池田 誠 教授(東京大学 d.lab)

◆ 第 13 回 VDEC デザインアワード受賞者を決定いたしました

<http://www.vdec.u-tokyo.ac.jp/designAward/awards/2023award.html>

VDEC を通じて試作したチップの中から特に優秀なチップを設計した設計者を選出し、最優秀者を IEEE SSCS Japan Chapter VDEC Design Award として表彰し、また、VDEC デザインアワード優秀賞 / 奨励賞も授与します。また、チップ試作を伴わなくても参加可能なアイデアコンテスト部門も継続しております。デザイナーズフォーラムにおいて最終審査を兼ねた発表を行いました。今年度の IEEE SSCS Japan Chapter VDEC Design Award は、東京工業大学の山崎 雄大さんによる「5G フェーズドアレイ校正のための 37-43.5GHz 帯高精度位相・振幅検出回路」が受賞しました。優秀賞には東京工業大学の山崎 雄大さん、奈良先端科学技術大学院大学の中西 優輝さん、東京大学の Li Shuowei さん、九州工業大学の穴戸 優樺さんが、奨励賞には奈良先端科学技術大学院大学の岡田 竜馬さん、立命館大学の太谷 愛さんが、それぞれ受賞しました。VDEC デザインアワードファイナリストと認定されたのは、静岡大学の田辺 駿介さん、立命館大学の立田 一葵さん、東京大学の張 浩明でした。アイデアコンテスト嘱望賞は、山形大学のアンドリノ ロベルトさん、立命館大学の堀田 遼太郎さんが受賞しました。受賞者の皆様、おめでとうございます！

IEEE SSCS Japan Chapter VDEC Design Award + 優秀賞



優秀賞



奨励賞

