

# VDEC だより

2024 年  
6 月 15 日  
第 47 号

- ◆ d.lab-VDEC リフレッシュセミナー開催のご案内
- ◆ VDEC デザインアワードの募集について

東京大学 工学系研究科附属システムデザイン研究センター  
基盤設計研究部門・基盤デバイス研究部門  
(大規模集積システム設計教育研究センター)

同じ内容は

<http://www.vdec.u-tokyo.ac.jp/Tayori/>  
にも掲載されています。



VDECからの大事なお知らせです。

## ◆ d.lab-VDEC リフレッシュセミナー開催のご案内

<http://www.vdec.u-tokyo.ac.jp/Refresh/announce.html>

d.lab-VDEC リフレッシュ教育では、集積回路産業に関わる職業人および教育機関の教員・学生を対象として、VLSI 設計に関する基本知識・技術の習得を目的とした設計教育コースを8月上旬から9月下旬にかけて順次開催します。

本コースでは、デジタル、アナログ、RF などの幅広い集積回路の各種設計手法の講義に加え、実際に基本的な集積回路を設計し、シミュレーションによる検証までを行う VLSI 設計演習を実施します。社会人または教育機関に在籍

する教員・学生の方に向けております（ただし、コース V\* は NDA の関係上、教育機関のみ参加可能です）。国内最高の講師陣を集めており、企業や大学研究室のトレーニング、および自らのデザイ・スキル・アップに最適です。

今年度からは従来からのコースに加えて FPGA 設計に関する講座とハードウェアエミュレータを用いた検証に関する講座が新規に開講されます。皆様のご参加をお待ちしております。  
(d.lab)

2024 年 8 月 1 日～2 日

コース VD : d.lab-VDEC 環境でのデジタル設計

2024 年 8 月 5 日～6 日

コース VT : d.lab-VDEC 環境でのトランジスタレベル設計

2024 年 8 月 21 日～23 日

コース A : アナログ集積回路設計と演習

2024 年 9 月 2 日

コース F1 [ 新規開講 ] : SystemVerilog を用いた FPGA 設計講習会 ( 初級者向け )

2024 年 9 月 3 日

コース F2 [ 新規開講 ] : SystemVerilog を用いた FPGA 設計講習会 ( 中級者向け )

2024 年 9 月 5 日～6 日

コース R : CMOS-RF 集積回路設計と演習

2024 年 9 月 9 日～10 日

コース M1 : MEMS 設計演習コース

2024 年 9 月 17 日～19 日

コース M2 : MEMS 設計試作コース

2024 年 9 月 24 日～25 日

コース HE [ 新規開講 ] : ハードウェアエミュレータを用いた検証

## ◆ VDEC デザインアワードの募集について

<http://www.vdec.u-tokyo.ac.jp/designAward/welcome.html>

令和 6 年第 14 回 d.lab-VDEC デザインアワードを募集中です。

d.lab-VDEC デザイナーズフォーラムにて、第一次選考通過者が発表し、その後、投票の上で受賞者が選出されます。

(過去の開催様子 [www.vdec.u-tokyo.ac.jp/DesignersForum/index.html](http://www.vdec.u-tokyo.ac.jp/DesignersForum/index.html) )

2024 年デザイナーズフォーラムは下記の通りに開催予定です。

日程 : 9/27-28

場所 : 石川県 ( 山代温泉または片山津温泉を予定 )

既発表、未発表、および試作時期は問いません。

皆様奮ってご応募いただきますようお願いいたします。