

第9回

D2Tシンポジウム

8/26

10:00-18:30

東京大学 武田先端知ビル 5 階 武田ホール

東京大学大規模集積システム設計教育研究センターでは、株式会社アドバンテストからの寄附による「アドバンテスト D2T 寄附研究部門」において、「D2T (Design-to-Test)」の理念に基づき、「設計」と「テスト」の橋渡しを目的とした研究・教育活動を行なっています。その一環として開催して参りました「D2T シンポジウム」も、おかげさまで 9 回目を数えることとなりました。今回はシンポジウムのテーマを "System, Circuit, and Testing of Ultra-Low Voltage VLSI" として、LSI の低電圧動作に関する回路設計、テスト技術などの分野で活躍している国内外の研究者による講演、本寄附研究部門からの活動報告、講演者によるパネルディスカッション

ンなどを行います。招待講演として、UCLA の Asad A. Abidi 教授、Karlsruhe Institute of Technology の Mehdi B. Tahoori 教授、東京大学の平本俊郎教授、ST Microelectronics の Philippe Roche 氏、超低電圧デバイス技術研究組合 (LEAP) の杉井信之氏の 5 名の研究者をお招きし、また、関連分野からさらに 3 件の講演を行います。回路設計からテスト技術まで幅広い分野の皆様を対象として、それぞれの分野での知識の深化と他の技術領域への広範な理解につながるシンポジウムを目指しております。多くの皆様の御参加をお待ちしております。

プログラム

10:00 開会の挨拶

10:15 VDEC の活動紹介

10:25 “Phase Noise and Time Jitter: Origins, Analysis, and Design for Mitigation”

Asad A. Abidi (University of California, Los Angeles)

“Numerical and Theoretical Analysis on Voltage and Time Domain Dynamic Range of Scaled CMOS Circuits”

セッション
1

名倉 徹 (東京大学)

“A Subsampling Stochastic Coarse-Fine ADC with SNR 55.3dB and >5.8TS/s Effective Sample Rate for an on-Chip Signal Analyzer”

山口 隆弘 (株式会社アドバンテスト研究所)

12:00 昼食

13:15 “Present Status of Characteristics Variability in Advanced MOSFETs”

平本 俊郎 (東京大学)

“Process and Design Differentiations at Ultra-Low-Voltage in UTBB FDSOI 28nm”

セッション
2

Philippe Roche (ST Microelectronics)

“Ultralow-Voltage Design and Technology of Silicon-on-Thin-Buried-Oxide (SOTB) CMOS for Highly Energy Efficient Electronics in IoT Era”

杉井 信之 (超低電圧デバイス技術研究組合 (LEAP))

15:15 休憩

15:45 “Cross-Layer Approaches for Variation-aware System Design”

Mehdi B. Tahoori (Karlsruhe Institute of Technology)

“30-Gb/s Optical and Electrical Test Solution for High-Volume Testing”

セッション
3

渡邊 大輔 (株式会社アドバンテスト)

16:50 休憩

17:00 パネルディスカッション “FD SOI for analog-digital compatibility in ultra-low voltage era”

18:20 閉会

18:30 懇親会

参加のお申し込み

【参加費】無料 【申し込み方法】以下のウェブサイトからの事前申込制

<http://www.vdec.u-tokyo.ac.jp/d2t/D2Tsymposium2014.html>

主催：東京大学大規模集積システム設計教育研究センター (VDEC)

後援：株式会社アドバンテスト

協賛：(一社) 電子情報通信学会、(一社) 情報処理学会

(一社) 電子情報技術産業協会、IEEE SSCS Japan Chapter、

ナノテスト学会、(一社) パワーデバイス・イネープリング協会

SEMI ジャパン、(一社) 日本半導体製造装置協会

お問い合わせ：東京大学 大規模集積システム設計教育研究センター アドバンテスト D2T 寄附研究部門
〒113-0032 東京都文京区弥生 2-11-16 武田先端知ビル 404 号室
Tel: 03-5841-0233 FAX: 03-5841-1093
<http://www.vdec.u-tokyo.ac.jp/> E-Mail: ikeno@vdec.u-tokyo.ac.jp

