第15回 D2Tシンボジウム

~ Design to Test Structures and Verification for 5G and MRAM ~

東京大学大学院工学系研究科附属システムデザイン研究センター(d.lab)では、株式会社アドバンテストからの寄附によるアドバンテスト D2T 寄附講座において、「D2T (Design-to-Test)」の理念に基づき、「設計」と「テスト」の橋渡しを目的とした研究・教育活動を行なっています。その一環として開催して参りました D2T シンポジウムを今年も下記の通り開催いたします。当日までに数名のキーノートトークが増える可能性がございますので、HP でのご確認をどうぞよろしくお願いいたします。多くの皆様の御参加をお待ち申し上げております。



Keynote Speakers



Brian Floyd

Professor,
North Carolina State University, Raleigh, NC
"Beamforming Arrays and their Test and
Calibration"



Kazumi Hatayama

EVALUTO Corporation and Gunma University
"Viewing Test Technology Trends from presentations
at Recent Test Related Conferences"



Ryo Tamura

Advantest Corporation
"STT-MRAM memory test system with an electromagnet"



lwasaki Takeshi

ASAHI KASEI MICRODEVICES CORPORATION "The Solution of Testing the Millimeter-Wave (76-to 81-GHz) without Expensive Instruments"



Masaharu Kobayashi

Associate Professor,
Systems Design Lab(d.lab), School of Engineering,
The University of Tokyo
"A Monolithic Integration of RRAM Array and Oxide
Semiconductor FET for In-memory Computing in 3D
Neural Network"



Michihiro Shintani

Assistant Professor,
Nara Institute of Science and Technology (NAIST)
"Recycled FPGA detection using exhaustive
fingerprinting characterization"



Alex Orailoglu

Professor,
University of California, San Diego
"Adaptive Test Pattern Construction for Hardware
Trojan Detection"

参加のお申し込み

参加費:無料

申し込み方法:下記ウェブサイトで事前申込をお願いいたします http://www.vdec.u-tokyo.ac.jp/d2t/D2Tsymposium2020-j.html

主催:東京大学大学院工学系研究科附属システムデザイン研究センター (d.lab)

後援:株式会社アドバンテスト

協賛 (予定): (一社) 電子情報通信学会、(一社) 情報処理学会、IEEE SSCS Japan Chapter IEEE SSCS Kansai Chapter、応用物理学会 集積化 MEMS 技術研究会 ナノテスティング学会、(一社) 電子情報技術産業協会、(一社) 日本半導体製造装置協会 SEMI ジャパン、(一社) パワーデバイス・イネーブリング協会 計測エンジニアリングシステム株式会社

【お問い合わせ】

【お問い合わせ】 東京大学大学院工学系研究科附属システムデザイン研究センター アドバンテスト D2T 寄附講座 〒113-0032 東京都文京区弥生 2-11-16 武田先端知ビル 404 号室 Tel: 03-5841-0233 FAX: 03-5841-1093 http://www.vdec.u-tokyo.ac.jp/ E-Mail: higo@if.t.u-tokyo.ac.jp