

LSI 電源用 di/dt 測定回路

推薦者: 東京大学 工学系研究科 電子工学専攻 大規模 太郎

Email: nakura@vdec.u-tokyo.ac.jp, TEL: 090-0123-4567

学生氏名: 山田 太郎

研究・開発の目的・狙い

半導体集積回路の製造技術の発展とともに、電源電圧の低下と消費電流の増加が同時に進行し、電源電圧に関するノイズマージンの減少を招いている。電源電圧変動は、抵抗成分と電流による IR ドロップだけでなく、インダクタンス成分と電流変化 (di/dt) によっても引き起こされるが、回路の高速化に伴い di/dt ノイズが深刻になってきている。シグナルインテグリティ向上のために、電流変化 (di/dt) の低減とその測定方法の確立が必要とされる。これまで電源電圧変動を測定する回路は様々提案されているが、電流を測定する回路はほとんど提案されていない。今回、電源電流の di/dt を測定するオンチップ集積可能な回路コアを開発した。

研究・開発の概要

利用分野	シグナルインテグリティ向上、EMI ノイズ解析。
特徴	相互インダクタと増幅器から構成され、オンチップ集積・リアルタイム測定可能。
性能	9.01mA/ns の精度が得られた。
回路規模	340 μm ×280 μm 。
アピール点	革新性、実現性、適用性
試作ラン	ローム 0.18 μm , 2010 年度 第 2 回

訴求点および効果

電源電圧変動を測定するオンチップ回路は様々提案されてきたが、電流を測定する回路に関しては、電源線に直列に抵抗を挿入してその両端の電圧を測定する方法や、磁界プローブで電流に伴って発生する磁界を測定する方法などしかなく、オンチップ集積可能な di/dt 測定法はこれまでに存在しない。今回、電源線の下にスパイラルインダクタを配置することで di/dt に比例した誘導起電力を発生させ、それを増幅器で増幅して外に取り出すことにより、リアルタイム測定が可能な di/dt 測定回路 IP を開発した。チップを試作して評価したところ、9.01mA/ns の精度が得られた。

チップ写真および測定結果

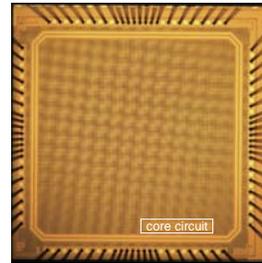


図 1: チップ写真。コア回路は 340 μm ×280 μm 。

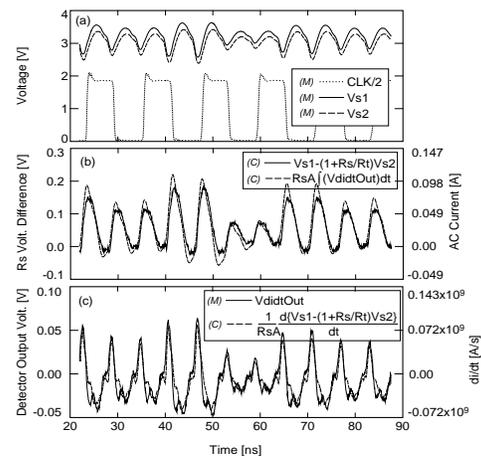


図 2: 測定波形。(a)CLK/2 と電源。(b) 電流。(c) di/dt 。

発表文献

- [1] Toru Nakura, Makoto Ikeda, Kunihiro Asada, "On-chip di/dt Detector Circuit," *IEICE Trans. on Electronics*, to be published, May 2005.
- [2] 名倉 徹, 池田 誠, 浅田 邦博 "スタブを用いた電源安定化手法," 電子情報通信学会デザインガイア, p.217-222, 2003 年 11 月
- [3] Toru Nakura, Makoto Ikeda, Kunihiro Asada, "Power Supply di/dt Measurement using On-chip di/dt Detector Circuit," *IEEE/JSAP Symposium on VLSI Circuits*, pp.106-109, June 2004.